

01-05-04

10633 322



**Eur päisches
Patentamt**

**Eur pean
Patent Office**

**Office européen
des brevets**

Bescheinigung

Certificate

Attestation

Die angehefteten Unterla-
gen stimmen mit der
ursprünglich eingereichten
Fassung der auf dem näch-
sten Blatt bezeichneten
europäischen Patentanmel-
dung überein.

The attached documents
are exact copies of the
European patent application
described on the following
page, as originally filed.

Les documents fixés à
cette attestation sont
conformes à la version
initialement déposée de
la demande de brevet
européen spécifiée à la
page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

02425509.3

Der Präsident des Europäischen Patentamts;
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets
p.o.

R C van Dijk



Anmeldung Nr:
Application no.: 02425509.3
Demande no:

Anmeldetag:
Date of filing: 01.08.02
Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

STMicroelectronics S.r.l.
Via C. Olivetti, 2
20041 Agrate Brianza (Milano)
ITALIE

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:
(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.
If no title is shown please refer to the description.
Si aucun titre n'est indiqué se referer à la description.)

Transition mode power factor correction device in switching power suppliers

In Anspruch genommene Priorität(en) / Priority(ies) claimed /Priorité(s)
revendiquée(s)
Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/
Classification internationale des brevets:

H02M/

Am Anmeldetag benannte Vertragstaaten/Contracting states designated at date of
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR IE IT LI LU MC NL PT SE SK TR

“Dispositivo per la correzione del fattore di potenza in alimentatori a commutazione forzata operante in modo transizione.”

* * * * *

DESCRIZIONE

5 La presente invenzione si riferisce ad un dispositivo per la correzione del fattore di potenza in alimentatori a commutazione forzata operante in modo transizione.

 E' generalmente noto l'utilizzo di dispositivi per la correzione attiva del
10 fattore di potenza (PFC) per gli alimentatori a commutazione forzata
utilizzati negli apparecchi elettronici di uso comune come computer,
televisori, monitor, etc e per l'alimentazione delle lampade a fluorescenza,
cioè di stadi pre-regolatori a commutazione forzata che hanno il compito di
assorbire dalla rete una corrente pressoché sinusoidale ed in fase con la
tensione di rete. Pertanto un alimentatore a commutazione forzata del tipo
15 attuale comprende un PFC ed un convertitore DC-DC collegato all'uscita del
PFC.

 Un alimentatore a commutazione forzata del tipo tradizionale
comprende un convertitore DC-DC ed uno stadio di ingresso connesso alla
rete di distribuzione dell'energia elettrica costituito da un ponte
20 raddrizzatore a diodi ad onda intera e da un condensatore connesso subito a
valle in modo da produrre una tensione continua non regolata a partire dalla
tensione alternata sinusoidale di rete. Il condensatore ha una capacità grande
abbastanza perché ai suoi capi sia presente un'ondulazione relativamente
piccola rispetto ad un livello continuo. I diodi rettificatori del ponte, quindi,
25 condurranno solo per una piccola porzione di ciascun mezzo ciclo della
tensione di rete, dato che il valore istantaneo di questa è inferiore alla
tensione sul condensatore per la maggior parte del ciclo. Ne consegue che la
corrente assorbita dalla rete sarà costituita da una serie di impulsi stretti la
cui ampiezza è 5-10 volte il valore medio risultante.

30 Ciò presenta notevoli conseguenze: la corrente assorbita dalla linea ha

valori di picco ed efficace molto maggiori rispetto al caso di assorbimento di corrente sinusoidale, la tensione di rete viene distorta per effetto dell'assorbimento impulsivo quasi contemporaneo di tutte le utenze connesse alla rete, in caso di sistemi trifase la corrente nel conduttore neutro
5 risulta aumentata di molto e si ha una scarsa utilizzazione delle potenzialità energetiche del sistema di produzione di energia elettrica. Infatti, la forma d'onda di corrente impulsiva è molto ricca di armoniche dispari che, pur non contribuendo alla potenza resa al carico, contribuiscono ad aumentare la corrente efficace assorbita dalla rete e quindi ad aumentare la dissipazione di
10 energia.

In termini quantitativi tutto ciò può essere espresso sia in termini di Fattore di Potenza (PF), inteso come rapporto fra la potenza reale (quella che l'alimentatore rende al carico più quella dissipata al suo interno sotto forma di calore) e la potenza apparente (il prodotto della tensione efficace di rete
15 per la corrente efficace assorbita), sia in termini di Distorsione Armonica Totale (THD), generalmente intesa come rapporto percentuale fra l'energia associata a tutte le armoniche di ordine superiore e quella associata all'armonica fondamentale. Tipicamente, un alimentatore con filtro capacitivo ha un PF compreso fra 0.4-0.6 e un THD superiore al 100%.

20 Un PFC, disposto fra il ponte raddrizzatore e l'ingresso del convertitore DC-DC, consente di assorbire dalla rete una corrente pressoché sinusoidale ed in fase con la tensione, rendendo il PF prossimo a 1 e riducendo il THD.

I PFC generalmente comprendono un convertitore provvisto di un transistor di potenza e di un induttore accoppiato con esso ed un dispositivo
25 di controllo accoppiato con il convertitore in modo da ottenere da una tensione alternata di rete in ingresso una tensione continua regolata in uscita. Il dispositivo di controllo è capace di determinare il periodo di tempo di accensione T_{on} ed il periodo di tempo di spegnimento T_{off} del transistor di potenza; l'unione del periodo di tempo T_{on} e del periodo di tempo T_{off} dà il
30 periodo di ciclo o periodo di commutazione del transistor di potenza.

Le tipologie circuitali PFC presenti in commercio sono essenzialmente due che si differenziano per la diversa tecnica di controllo utilizzata: un controllo a modulazione di larghezza di impulso (PWM) a frequenza fissa in cui si ha una conduzione continua di corrente in un induttore dell'alimentatore ed il controllo PWM a frequenza variabile, detto anche "modo transizione" (TM) perché la corrente nell'induttore si azzerava esattamente alla fine di ciascun periodo di commutazione. Il controllo TM può essere operato sia controllando direttamente la corrente nell'induttore o controllando il periodo di tempo T_{on} . La tecnica di controllo a frequenza fissa fornisce prestazioni migliori ma utilizza una struttura circuitale complessa mentre la tecnica TM richiede una struttura circuitale più semplice. La prima tecnica viene generalmente utilizzata con alte potenze in gioco mentre la seconda tecnica con potenze medio-basse, generalmente inferiori a 200W.

Nella figura 1 è schematicamente mostrato uno stadio pre-regolatore PFC di tipo TM comprendente un convertitore boost 20 ed un dispositivo di controllo 1. Il convertitore boost 20 comprende un ponte raddrizzatore a diodi ad onda intera 2 avente in ingresso una tensione di rete V_{in} , un condensatore $C1$ (che serve da filtro per l'alta frequenza) avente un terminale connesso al ponte a diodi 2 e l'altro terminale connesso a massa, un'induttanza L collegata ad un terminale del condensatore $C1$, un transistor MOS di potenza M avente il terminale di drain collegato ad un terminale dell'induttanza L a valle di quest'ultima ed avente il terminale di source connesso ad una resistenza R_s collegata a massa, un diodo D avente l'anodo connesso al terminale in comune dell'induttanza L e del transistor M ed il catodo connesso ad un condensatore C_o avente l'altro terminale connesso a massa. Il convertitore boost 20 genera in uscita una tensione continua V_{out} sul condensatore C_o superiore alla massima tensione di picco di rete, tipicamente 400 V per sistemi alimentati con rete europea o ad alimentazione universale. Tale tensione V_{out} sarà la tensione di ingresso del

convertitore DC-DC connesso al PFC.

Supponendo che la corrente assorbita dalla rete dal PFC in condizioni di regime quasi-stazionario (ossia con tensione efficace di ingresso e carico di uscita costanti) sia sinusoidale si ha che in ogni ciclo di accensione del transistor M la corrente di picco dell'induttore L vale $I_p = V_{in} \cdot T_{on} / L$ dove
5 Ton è il periodo di tempo in cui il transistor M è acceso. Dato che la tensione di ingresso è sinusoidale si ha che se Ton è mantenuto costante nell'ambito di ciascun ciclo di rete la corrente di picco dell'induttore L sarà invilupata da una sinusoide. Un opportuno filtro posto fra la rete e
10 l'ingresso del ponte raddrizzatore (sempre presente per questioni di compatibilità elettromagnetica) medierà la corrente in ingresso eliminandone le componenti di alta frequenza per cui la corrente assorbita dalla rete sarà una sinusoide della stessa frequenza ed in fase con la tensione di rete.

Normalmente nei PFC di tipo TM controllati in modo corrente di picco
15 la costanza del tempo di accensione Ton è una conseguenza del forzare la corrente di picco dell'induttore a seguire un riferimento sinusoidale. Tale riferimento viene ricavato dalla tensione raddrizzata dopo il ponte e corretto in ampiezza con il segnale errore proveniente dall'anello di regolazione della tensione di uscita, mediante un blocco moltiplicatore. L'approccio a Ton
20 costante, presenta i vantaggi di non avere bisogno né della lettura della tensione di ingresso né di un blocco moltiplicatore.

Il dispositivo di controllo 1 deve mantenere la tensione di uscita Vout ad un valore costante mediante un'azione di controllo in retroazione. Il dispositivo di controllo 1 comprende un amplificatore di errore 3 atto a
25 confrontare una parte della tensione di uscita Vout, cioè la tensione Vr data da $V_r = R_2 \cdot V_{out} / (R_2 + R_1)$ (dove le resistenze R1 e R2 sono connesse in serie fra loro ed in parallelo al condensatore Co) con una tensione di riferimento Vref, ad esempio del valore di 2.5V, e genera un segnale errore Se proporzionale alla loro differenza. La tensione di uscita Vout presenta
30 un'ondulazione una frequenza doppia di quella di rete e sovrapposta al

valore continuo. Se tuttavia l'ampiezza di banda dell'amplificatore d'errore viene ridotta notevolmente (tipicamente inferiore a 20 Hz) mediante l'uso di un condensatore di compensazione C_{comp} e assumiamo un funzionamento in regime quasi stazionario, ossia con tensione efficace di ingresso e carico in uscita costanti, tale ondulazione verrà grandemente attenuata ed il segnale errore diventerà costante.

Il segnale errore Se è inviato all'ingresso invertente di un comparatore PWM 5 mentre sull'ingresso non invertente insiste un segnale a rampa $Sslope$ generato mediante un generatore di corrente I_c connesso ad una tensione di alimentazione VDD , un condensatore C ed un interruttore SW . Se i segnali Se e $Sslope$ sono uguali il comparatore 5 invia un segnale ad un blocco di controllo 6 atto al pilotaggio del transistor M che, in tal caso, provvede a spegnerlo. Essendo l'uscita dell'amplificatore d'errore costante, la durata del periodo di conduzione del MOS M sarà costante nell'ambito di ciascun ciclo di rete. Al variare delle condizioni di carico e/o della tensione di rete il segnale errore cambierà ed imposterà il valore di Ton necessario per la regolazione della tensione di uscita. Appena il MOS viene spento SW viene chiuso e C scaricato.

Dopo che il MOS è stato spento l'induttore L scarica l'energia in esso immagazzinata sul carico finché si svuota completamente. A questo punto, il diodo D non permette la conduzione di corrente ed il terminale di drain del transistor M rimane flottante, per cui la sua tensione V_{drain} tende a quella istantanea di ingresso attraverso delle oscillazioni di risonanza fra la capacità parassita del terminale e l'induttanza dell'induttore L . Si assiste quindi ad una rapida diminuzione della tensione di drain V_{drain} che viene accoppiata mediante un avvolgimento ausiliario dell'induttore L al terminale a cui è connesso un blocco rivelatore degli zeri di corrente 7 facente parte del blocco 6. Tale blocco 7 individua questo fronte negativo, invia un segnale ad impulso ad una porta OR 8 il cui altro ingresso è connesso ad uno starter 10, atto ad inviare un segnale alla porta OR 8 all'istante di tempo iniziale; il

segnale di uscita S della porta OR 8 è l'ingresso set S di un flip-flop set-reset 11 avente un altro ingresso R che è il segnale in uscita al dispositivo 5, ed avente due segnali di uscita Q e P (il segnale Q negato). Il segnale Q viene inviato in ingresso ad un driver 12 che, in tal caso, comanda la riaccensione del transistor M (in altri casi può comandarne lo spegnimento), ed il segnale P comanda in tal caso l'apertura dell'interruttore SW (in altri casi ne comanda la chiusura) in modo che il condensatore C possa ricaricarsi, iniziando così un nuovo ciclo di commutazione. In questo modo il PFC lavora in modo transizione.

Un PFC assorbe una corrente quasi sinusoidale ma non perfettamente sinusoidale. Due sono le maggiori sorgenti della distorsione residua che tende a mantenere un THD non trascurabile. La prima è l'ondulazione a frequenza doppia di quella di rete sovrapposta al segnale Se a livello continuo presente all'uscita dell'amplificatore d'errore, la quale introduce una lieve modulazione del periodo di tempo T_{on} producendo distorsione di 3^a armonica nel riferimento di corrente generato dal moltiplicatore. La seconda è la distorsione d'incrocio, visibile come breve zona piatta nella forma d'onda della corrente di rete IR, in corrispondenza degli zeri della tensione di rete che corrispondono ai valori minimi $VC1_{min}$ della tensione VC1 ai capi del condensatore C1, come visibile in figura 2 dove sono mostrati la corrente IR e la tensione VC1 ai capi del condensatore C1 in due casi con $V_{in}=220Vac$ e potenza di ingresso $P_{in}=80W$ (figura 2a) e $V_{in}=220Vac$ e $P_{in}=40W$ (figura 2b). La distorsione di incrocio cresce al diminuire del carico del PFC e all'aumentare della tensione efficace di rete.

La causa di questa distorsione è da ricercarsi nel difetto di trasferimento di energia ingresso-uscita che si verifica in vicinanza degli zeri della tensione di rete. In quella zona l'energia immagazzinata nell'induttore L è molto bassa, insufficiente a caricare la capacità parassita del nodo di drain del transistor M fino alla tensione di uscita V_{out} (tipicamente 400V) in modo da consentire il passaggio di corrente attraverso il diodo D e trasferire

l'energia dell'induttore L in uscita. Di conseguenza il diodo D non viene acceso per un certo numero di cicli di commutazione e l'energia resta confinata nel circuito risonante composto dalla suddetta capacità parassita e dall'induttore L. Questo fenomeno, che viene accentuato dalla presenza del condensatore C1 che filtra l'alta frequenza, è mostrato in dettaglio in figura 3 dove sono visibili la corrente di rete IR e la tensione V_{drain} in una zona in cui la corrente IR ha una forma d'onda sostanzialmente piatta.

In vista dello stato della tecnica descritto, scopo della presente invenzione è quello di fornire un dispositivo per la correzione del fattore di potenza in alimentatori a commutazione forzata operante in modo transizione che consenta di minimizzare la distorsione di incrocio.

In accordo con la presente invenzione, tale scopo viene raggiunto mediante un dispositivo per la correzione del fattore di potenza in alimentatori a commutazione forzata operante in modo transizione, comprendente un convertitore ed un dispositivo di controllo accoppiato con detto convertitore in modo da ottenere da una tensione alternata di rete in ingresso una tensione regolata sul terminale di uscita, detto convertitore comprendendo un transistor di potenza, detto dispositivo di controllo comprendendo un circuito di pilotaggio atto a determinare il periodo di tempo di accensione e di spegnimento di detto transistor di potenza, caratterizzato dal fatto che detto dispositivo di controllo comprende mezzi di controllo accoppiati a detto circuito di pilotaggio e a detto convertitore e capaci di allungare detto periodo di tempo di accensione del transistor di potenza in corrispondenza degli istanti di tempo in cui detta tensione alternata di rete assume sostanzialmente un valore nullo.

Le caratteristiche ed i vantaggi della presente invenzione risulteranno evidenti dalla seguente descrizione dettagliata di una sue forme di realizzazione pratica, illustrate a titolo di esempi non limitativi negli uniti disegni, nei quali:

la figura 1 è uno schema circuitale di un PFC in modo transizione per

un alimentatore a commutazione forzata secondo l'arte nota;

le figure 2a, 2b mostrano diagrammi ottenuti in un oscilloscopio che riportano la corrente di rete e la tensione di rete raddrizzata presa ai capi della capacità posta subito dopo il ponte raddrizzatore del PFC di figura 1
5 con diverse potenze in ingresso;

la figura 3 mostra, nell'intorno di uno zero della tensione di rete, la corrente di rete e la tensione sul terminale di drain del transistor MOS del PFC di figura 1;

la figura 4 è uno schema circuitale di un PFC in modo transizione per un alimentatore a commutazione forzata secondo una prima forma di
10 realizzazione della presente invenzione;

le figure 5a-5f mostrano i segnali più significativi del circuito di figura 4;

le figure 6a, 6b mostrano diagrammi ottenuti in un oscilloscopio che riportano la corrente di rete e la tensione di rete raddrizzata presa ai capi della capacità posta subito dopo il ponte raddrizzatore del PFC di figura 4
15 con diverse potenze in ingresso;

la figura 7 mostra, nell'intorno di uno zero della tensione di rete, la corrente di rete e la tensione sul terminale di drain del transistor MOS del PFC di figura 4;
20

la figura 8 è uno schema di un circuito di un PFC in modo transizione per un alimentatore a commutazione forzata secondo una seconda forma di realizzazione della presente invenzione;

la figura 9 mostra il segnale in uscita dal blocco 402 del circuito di figura 8 per tre diversi segnali in ingresso al circuito;
25

la figura 10 è uno schema circuitale di un PFC in modo transizione per un alimentatore a commutazione forzata secondo una terza forma di realizzazione della presente invenzione;

le figure 11a-11f mostrano i segnali più significativi del circuito di
30 figura 10;

la figura 12 è una parte di uno schema circuitale di un PFC in modo transizione per un alimentatore a commutazione forzata secondo una variante alle precedenti forme di realizzazione della presente invenzione.

5 Nella figura 4 è mostrato un dispositivo PFC per un alimentatore a commutazione forzata operante in modo transizione secondo la prima forma di realizzazione della presente invenzione; gli elementi uguali al circuito di figura 1 saranno indicati con gli stessi riferimenti. Il PFC comprende un convertitore boost 20 comprendente un ponte raddrizzatore a diodi ad onda
10 intera 2 avente in ingresso una tensione di rete V_{in} con periodo di rete T_r , un condensatore C_1 avente un terminale connesso al ponte a diodi 2 e l'altro terminale connesso a massa, un'induttanza L collegata ad un terminale del condensatore C_1 , un transistor MOS di potenza M avente il terminale di drain collegato ad un terminale dell'induttanza L a valle di quest'ultima ed
15 avente il terminale di source connesso ad una resistenza R_s connessa a massa, un diodo D avente l'anodo connesso al terminale in comune dell'induttanza L e del transistor M ed il catodo connesso ad un condensatore C_o avente l'altro terminale connesso a massa. L'alimentatore boost genera in uscita una tensione continua V_{out} superiore alla massima tensione di picco di rete, tipicamente 400 V per sistemi alimentati con rete europea o ad
20 alimentazione universale.

Il PFC comprende un dispositivo di controllo 100 che deve mantenere la tensione di uscita V_{out} ad un valore costante mediante un'azione di controllo in retroazione. Il dispositivo di controllo 100 comprende un
25 amplificatore di errore 3 atto a confrontare una parte della tensione di uscita V_{out} , cioè la tensione V_r data da $V_r = R_2 * V_{out} / (R_2 + R_1)$ (dove le resistenze R_1 e R_2 sono connesse in serie fra loro ed in parallelo al condensatore C_o) con una tensione di riferimento V_{ref} , ad esempio del valore di 2.5V, e genera un segnale errore S_e proporzionale alla loro differenza. La tensione di uscita V_{out} presenta un'ondulazione una frequenza doppia di quella di
30 rete e sovrapposta al valore continuo. Se tuttavia l'ampiezza di banda

dell'amplificatore d'errore viene ridotta notevolmente (tipicamente inferiore a 20 Hz) mediante l'uso di un condensatore di compensazione C_{comp} e assumiamo un funzionamento in regime quasi stazionario, ossia con tensione efficace di ingresso e carico in uscita costanti, tale ondulazione verrà
5 grandemente attenuata ed il segnale errore diventerà costante.

Il segnale errore Se è inviato all'ingresso invertente di un comparatore PWM 5 mentre sull'ingresso non invertente insiste un segnale a rampa $Sslope$ generata mediante un generatore di corrente I_c connesso ad una tensione di alimentazione VDD , un condensatore C ed un interruttore SW .
10 Se i segnali Se e $Sslope$ sono uguali il comparatore 5 invia un segnale ad un blocco di controllo 6 atto al pilotaggio del transistor M che, in tal caso, provvede a spegnerlo. Essendo l'uscita dell'amplificatore d'errore 3 costante, la durata del periodo di conduzione T_{on} del transistor M sarà costante nell'ambito di ciascun ciclo di rete. Al variare delle condizioni di
15 carico e/o della tensione di rete il segnale errore Se cambierà ed imposterà il valore di T_{on} necessario per la regolazione della tensione di uscita. Appena il MOS viene spento l'interruttore SW viene chiuso ed il condensatore C scaricato.

Un circuito 200 secondo l'invenzione consente di allungare il tempo di
20 accensione T_{on} del transistor MOS M in prossimità degli zeri della tensione di rete V_{in} , cioè quando la tensione di rete assume il valore di qualche Volt (ad esempio 2V), un valore che si può considerare nullo in confronto al valore di picco della tensione di rete. Tali zeri della tensione di rete V_{in} corrispondono ai valori minimi $VC1_{min}$ della tensione $VC1$ ai capi del
.....25..... condensatore $C1$. In tal modo si ottiene una maggiore corrente di picco nell'induttore L .

La resistenza R_s genera il segnale di tensione A (figura 5a), che rappresenta un'immagine del segnale di corrente che attraversa il transistor M . Tale segnale A viene fornito al circuito 200 e precisamente viene fornito
30 ad un dispositivo rivelatore di picco 201 che estrae dal segnale A l'involuppo

sinusoidale B (figura 5b) cioè una componente sinusoidale raddrizzata
avente un periodo uguale a metà del periodo T_r della tensione di rete V_{in} .
Detto segnale B viene fornito in ingresso ad un circuito limitatore 202 che
taglia la parte centrale del semiperiodo di rete del segnale sinusoidale B
5 fornendo un segnale C (figura 5c). Quest'ultimo viene invertito da un
invertitore 203 e viene traslato verso l'alto; il segnale D (figura 5d) risultante
comanda un dispositivo 204 atto a generare una corrente I_d proporzionale al
segnale D. La corrente I_d pertanto è nulla per quasi tutto il semiperiodo di
rete tranne che in vicinanza degli zeri della tensione di rete dove si sottrae
10 alla corrente I_c atta a caricare il condensatore C. In tali istanti di tempo la
carica del condensatore C (segnale E in figura 5f) viene rallentata mentre il
tempo di accensione T_{on} (figura 5e) viene allungato rispetto al valore
comandato dal segnale di tensione in uscita dal comparatore 5.

L'entità della correzione sul tempo di accensione T_{on} può essere
15 regolata scegliendo opportunamente la resistenza R_s .

Gli effetti della correzione apportata dal circuito 200 sono visibili nelle
figure 6a, 6b e 7. Le figure 6a, 6b mostrano diagrammi ottenuti in un
oscilloscopio che riportano la corrente di rete I_R e la tensione V_{C1} ai capi
della capacità $C1$ con rispettivamente una tensione $V_{in}=220VAC$ ed una
20 potenza $P_{in}=80W$, e con una tensione $V_{in}=220VAC$ ed una potenza
 $P_{in}=40W$. La figura 7 mostra, nell'intorno di uno zero della tensione di rete,
la corrente di rete I_R e la tensione V_{drain} sul terminale di drain del transistor
MOS M.

Nella figura 8 è mostrato un circuito di un dispositivo di controllo di un
25 PFC per un alimentatore a commutazione forzata operante in modo
transizione secondo la seconda forma di realizzazione della presente
invenzione. Il dispositivo di controllo di detta seconda forma di
realizzazione è molto simile al dispositivo di controllo 100 della prima
forma di realizzazione tranne per la presenza del circuito 400 atto a sostituire
30 il circuito 200 di figura 4 e capace di allungare il tempo di accensione T_{on}

del transistor MOS M in corrispondenza degli zeri della tensione di rete V_{in} , che corrispondono ai valori minimi $VC1_{min}$ della tensione $VC1$ ai capi del condensatore $C1$, in modo da ottenere una maggiore corrente di picco nell'induttore L . Il circuito 400 si differenzia dal circuito 200 per la presenza di un dispositivo 401 al posto del dispositivo rivelatore di picco 201. Il dispositivo 401 comprende un filtro passa-basso RC 402 ed uno stadio amplificatore 403. La banda del filtro è molto maggiore della frequenza della rete raddrizzata (p. es. 120 Hz) ma molto inferiore a quella della frequenza di commutazione del transistor M (p.es. 30 kHz). Il segnale rilevato dal filtro RC 402 è pertanto la corrente media I_m ciclo per ciclo che attraversa il MOSFET che, ricordando che si tratta di una serie di triangoli di altezza invilupata da una sinusoide e di durata T_{on} , può essere espressa da:

$$I_m = \frac{1}{2} I_p \sin \alpha D(\alpha) = \frac{1}{2} I_p \sin \alpha T_{on} f(\alpha)$$

dove $D(\alpha)$ è il duty-cycle del transistor M, ossia il rapporto fra il suo tempo di conduzione T_{on} ed il periodo di commutazione T , funzione della tensione istantanea di rete e quindi di α , $f(\alpha) = 1/T(\alpha)$ la corrispondente frequenza di commutazione e I_p è il valore della corrente di picco nel transistor M in corrispondenza del picco della sinusoide della tensione di rete V_{in} . Tale segnale I_m per bassi valori della tensione efficace di ingresso V_{inf} somiglia ad una sinusoide (segnale I_{ina} in figura 9); all'aumentare di detta tensione V_{inf} il picco I_p diminuisce (la potenza di ingresso è pressoché costante poiché il carico del PFC è supposto costante) e la forma si appiattisce fino al valore critico dato dal valore di tensione $V_{inc} = \sqrt{2}/4 \cdot V_{out}$ (V_{out} è la tensione di uscita regolata dal PFC) dove si ha la massima piattezza (segnale I_{inc} in figura 9). Per valori V_{inf} maggiori il segnale I_m si inflette e presenta una valle al centro (segnale I_{inb} in figura 9). Pertanto l'ampiezza del segnale I_m deve essere amplificata in modo che il minimo della forma d'onda a massima tensione V_{inf} non sia mai inferiore al valore di limitazione del circuito di tosatura, in modo da riottenere lo stesso segnale C che si ottiene con il circuito di figura 4, che viene utilizzato allo

stesso modo del circuito di figura 4.

Nella figura 10 è mostrato un PFC in modo transizione per un alimentatore a commutazione forzata secondo una terza forma di realizzazione della presente invenzione; gli elementi uguali al circuito di figura 4 saranno indicati con gli stessi riferimenti. Il dispositivo PFC comprende il dispositivo di controllo 500 che è molto simile al dispositivo di controllo 100 di figura 4 tranne per la presenza di un circuito 600 (in parte simile al circuito 400 di figura 8) capace di allungare il tempo di accensione T_{on} del transistor MOS M in corrispondenza degli zeri della tensione di rete V_{in} , che corrispondono ai valori minimi V_{C1min} della tensione V_{C1} ai capi del condensatore C1, in modo da ottenere una maggiore corrente di picco nell'induttore L. Il circuito 500 si differenzia dal circuito 100 anche per il fatto che la resistenza di R_s non è posta in serie al transistor M ma sul ritorno di corrente, in modo che essa sia attraversata dalla stessa corrente che attraversa l'induttore L, composta da una serie di triangoli contigui (non più intervallati come nel caso precedente) il cui picco è involupato da una sinusoide. In tal caso il segnale di tensione A' sulla resistenza R_s , proporzionale alla corrente dell'induttore L, sarà negativo. Esso è in ingresso al circuito 600 e viene accoppiato ad un terminale K di ingresso invertente di un amplificatore operazionale 601 mediante una resistenza R' ; l'ingresso non invertente dell'amplificatore 601 è connesso a massa. L'amplificatore 601 fornirà in uscita il segnale di tensione B' invertito rispetto al segnale A' prelevato ed amplificato del rapporto R''/R' . Tale segnale di tensione B' viene fornito al filtro passa-basso RC 402. In questo caso il segnale rilevato dal filtro RC è proporzionale alla corrente media ciclo per ciclo che attraversa l'induttore L, che non soffre della variabilità della sua forma con la tensione di rete così come già precedentemente visto per il segnale I_m nella seconda forma di realizzazione dell'invenzione. Il segnale B'' così ottenuto, cioè una componente sinusoidale raddrizzata avente un periodo uguale a metà del periodo T_r della tensione di rete V_{in} , viene inviato al

circuito limitatore ottenendo il segnale C che poi viene invertito, ottenendo il segnale D, per pilotare il generatore comandato Id, nel modo visto precedentemente.

5 In alternativa il circuito limitatore 402 può essere sostituito da un comparatore 700 capace di confrontare il segnale in uscita dal rivelatore di picco oppure dal filtro passa-basso RC sia inferiore ad una certa soglia V_{th} ed in tal caso attivando il dispositivo Id. Si avrà una variazione a scatto del tempo di accensione T_{on} nell'intorno di ciascuno zero della tensione di rete invece che un progressivo aumento ed una sua successiva progressiva
10 diminuzione per ritornare al valore imposto dall'anello di controllo.

Sia la tensione di cimatura propria del dispositivo limitatore 202 e la tensione di soglia V_{th} del dispositivo comparatore 700 possono essere sia dei valore fissi sia dei valori messi in relazione con il segnale Se che fornisce informazioni sull'entità del carico del PFC. Dato che al diminuire
15 del carico (cui corrisponde una diminuzione di Se) la distorsione di incrocio che si vuole correggere peggiora, il livello di tosatura o, eventualmente, la tensione V_{th} dovrebbe crescere al diminuire del segnale Se e viceversa, in modo da esaltare l'effetto di correzione con carichi minori.

Nella tabella 1 vengono mostrati dei dati sperimentali che mostrano
20 l'efficacia della correzione operata dai circuiti di figura 4 e 10. Nella tabella sono indicati i valori di distorsione di incrocio THD1 per il circuito di figura 1, di distorsione di incrocio THD2 per il circuito di figura 4, di distorsione di incrocio THD3 per il circuito di figura 10, al variare della tensione di ingresso V_{in} con carico pieno (Full) e mezzo carico (Half).

25 I circuiti 200, 400, 600 sono integrabili in uno stesso chip con gli altri componenti dei rispettivi dispositivi di controllo 100 e 500.

Tabella 1.

Carico	Vin [Vac]	THD1	THD2	THD3
Full	85	6.7 %	6.0 %	5.1 %
	110	7.7 %	6.7 %	5.4 %
	135	8.4 %	7.0 %	5.3 %
	175	9.4 %	7.2 %	4.9 %
	220	10.8 %	7.3 %	5.0 %
	265	12.3 %	7.7 %	5.7 %
Half	85	10.5 %	9.3 %	7.1 %
	110	12.1 %	10.3 %	7.4 %
	135	12.5 %	10.3 %	6.7 %
	175	12.5 %	9.4 %	5.2 %
	220	12.6 %	8.6 %	6.0 %
	265	12.8 %	8.1 %	7.1 %

RIVENDICAZIONI

1. Dispositivo per la correzione del fattore di potenza in alimentatori a commutazione forzata operante in modo transizione, comprendente un convertitore (20) ed un dispositivo di controllo (100, 500) accoppiato con detto convertitore (20) in modo da ottenere da una tensione alternata di rete (Vin) in ingresso una tensione regolata (Vout) sul terminale di uscita, detto convertitore (20) comprendendo un transistor di potenza (M), detto dispositivo di controllo (100, 500) comprendendo un circuito di pilotaggio (3, 5, 6, Ic, SW, C) atto a determinare il periodo di tempo di accensione (Ton) e di spegnimento (Toff) di detto transistor di potenza (M), caratterizzato dal fatto che detto dispositivo di controllo (100, 500) comprende mezzi di controllo (200, 400, 600) accoppiati a detto circuito di pilotaggio (3, 5, 6, Ic, SW, C) e a detto convertitore (20) e capaci di allungare detto periodo di tempo di accensione (Ton) del transistor di potenza (M) in corrispondenza degli istanti di tempo in cui detta tensione alternata di rete (Vin) assume sostanzialmente un valore nullo.

2. Dispositivo secondo la rivendicazione 1, caratterizzato dal fatto che detto circuito di pilotaggio (3, 5, 6, Ic, SW, C) comprende un amplificatore di errore (3) avente in ingresso sul terminale invertente un primo segnale (Vr) proporzionale a detta tensione regolata (Vout) e sul terminale non invertente una tensione di riferimento (Vref), mezzi (Ic, SW, C) di generazione di un segnale di tensione a rampa comprendenti un condensatore (C), un primo generatore di un segnale di corrente (Ic) atto a caricare detto condensatore (C) ed un interruttore (SW) disposto in parallelo al condensatore (C) e comandato da detto circuito di pilotaggio (3, 5, 6, Ic, SW, C) per scaricare detto condensatore (C), un comparatore (5) capace di confrontare detto segnale a rampa (E) con un segnale di errore (Se) in uscita da detto amplificatore di errore (3) e capace di fornire un segnale in uscita (R) atto a determinare detto periodo di tempo di accensione (Ton) di detto transistor di potenza (M), detti mezzi di controllo (200; 400; 600) essendo

accoppiati con detti mezzi (Ic, SW, C) di generazione del segnale di tensione a rampa in modo tale da diminuire il valore della corrente di carica del condensatore in corrispondenza di detti istanti di tempo in cui la tensione alternata di rete (Vin) assume sostanzialmente un valore nullo.

5 3. Dispositivo secondo la rivendicazione 2, caratterizzato dal fatto che
detti mezzi di controllo (200, 400, 600) comprendono un dispositivo
rivelatore (201, 401, 601-402) atto ad estrarre da un segnale (A, A')
proporzionale alla corrente che scorre in detto convertitore (20) una
componente sinusoidale raddrizzata (B, B'') con un periodo uguale a metà
10 periodo del periodo (Tr) della tensione di rete (Vin), un secondo generatore
di corrente (Id) accoppiato a detto primo generatore (Ic) ed ulteriori mezzi di
controllo (202-203, 201-700) aventi in ingresso detta componente
sinusoidale raddrizzata (B, B'') e capaci di comandare detto secondo
generatore di corrente (Id) in modo tale da diminuire il valore della corrente
15 di carica del condensatore (C) in corrispondenza di detti istanti di tempo in
cui la tensione alternata di rete (Vin) assume un valore nullo.

 4. Dispositivo secondo la rivendicazione 3, caratterizzato dal fatto che
detto dispositivo rivelatore (201, 401) estrae detta componente sinusoidale
raddrizzata (B) da un segnale (A) proporzionale alla corrente che scorre in
20 detto transistor di potenza (M).

 5. Dispositivo secondo la rivendicazione 4, caratterizzato dal fatto che
detto dispositivo rivelatore (201) è un rivelatore di picco del segnale di
corrente che scorre in detto transistor di potenza (M).

 6. Dispositivo secondo la rivendicazione 3, caratterizzato dal fatto che
25 detto convertitore (20) comprende un circuito raddrizzatore (2) della
tensione di rete (Vin), un condensatore (C1) disposto in parallelo a detto
circuito raddrizzatore (2) ed un induttore (L) disposto fra detto condensatore
(C1) e detto transistor di potenza (M), e che detto dispositivo rivelatore
(601-402) estrae detta componente sinusoidale raddrizzata (B'') da un
30 segnale (A') proporzionale alla corrente che scorre in detto induttore (L).

7. Dispositivo secondo la rivendicazione 4 o 6, caratterizzato dal fatto che detto dispositivo rivelatore (401) comprende un filtro passa-basso (402) ed un amplificatore (403, 601).

5 8. Dispositivo secondo la rivendicazione 3, caratterizzato dal fatto che detti ulteriori mezzi di controllo (202-203) comprendono un dispositivo limitatore (202) atto a selezionare la parte centrale di detta componente sinusoidale raddrizzata (B) in ogni metà di detto periodo (T_r) della tensione di rete (V_{in}) ed un invertitore (203) atto ad invertire il segnale (C) in uscita dal dispositivo limitatore (202) ed a comandare detto secondo generatore di
10 corrente (I_d).

9. Dispositivo secondo la rivendicazione 3, caratterizzato dal fatto che detti ulteriori mezzi di controllo (700) comprendono un comparatore capace di confrontare detta componente sinusoidale raddrizzata (B, B'') con una tensione di riferimento (V_{th}) ed il cui segnale di uscita comanda detto
15 secondo generatore di corrente (I_d).

10. Dispositivo secondo la rivendicazione 1, caratterizzato dal fatto che detti mezzi di controllo (200, 400, 600) sono integrabili in un chip con il circuito di pilotaggio (3, 5, 6, I_c , SW, C) di detto dispositivo di controllo (100, 500).

“Dispositivo per la correzione del fattore di potenza in alimentatori a commutazione forzata operante in modo transizione con T_{on} costante.”

* * * * *

RIASSUNTO

5 E' descritto un dispositivo per la correzione del fattore di potenza in alimentatori a commutazione forzata operante in modo transizione. Detto dispositivo comprende un convertitore (20) ed un dispositivo di controllo (100, 500) accoppiato con detto convertitore (20) in modo da ottenere da una tensione alternata di rete (V_{in}) in ingresso una tensione regolata (V_{out}) sul
10 terminale di uscita. Il convertitore (20) comprende un transistor di potenza (M) mentre il dispositivo di controllo (100, 500) comprende un circuito di pilotaggio (3, 5, 6) atto a determinare il periodo di tempo di accensione (T_{on}) e di spegnimento (T_{off}) del transistor di potenza (M). Il dispositivo di controllo (100, 500) comprende inoltre mezzi di controllo (200, 400, 600)
15 accoppiati a detto circuito di pilotaggio (3, 5, 6) e a detto convertitore (20) e capaci di allungare il periodo di tempo di accensione (T_{on}) del transistor di potenza (M) in corrispondenza degli istanti di tempo in cui la tensione alternata di rete (V_{in}) assume sostanzialmente un valore nullo. (Figura 4)

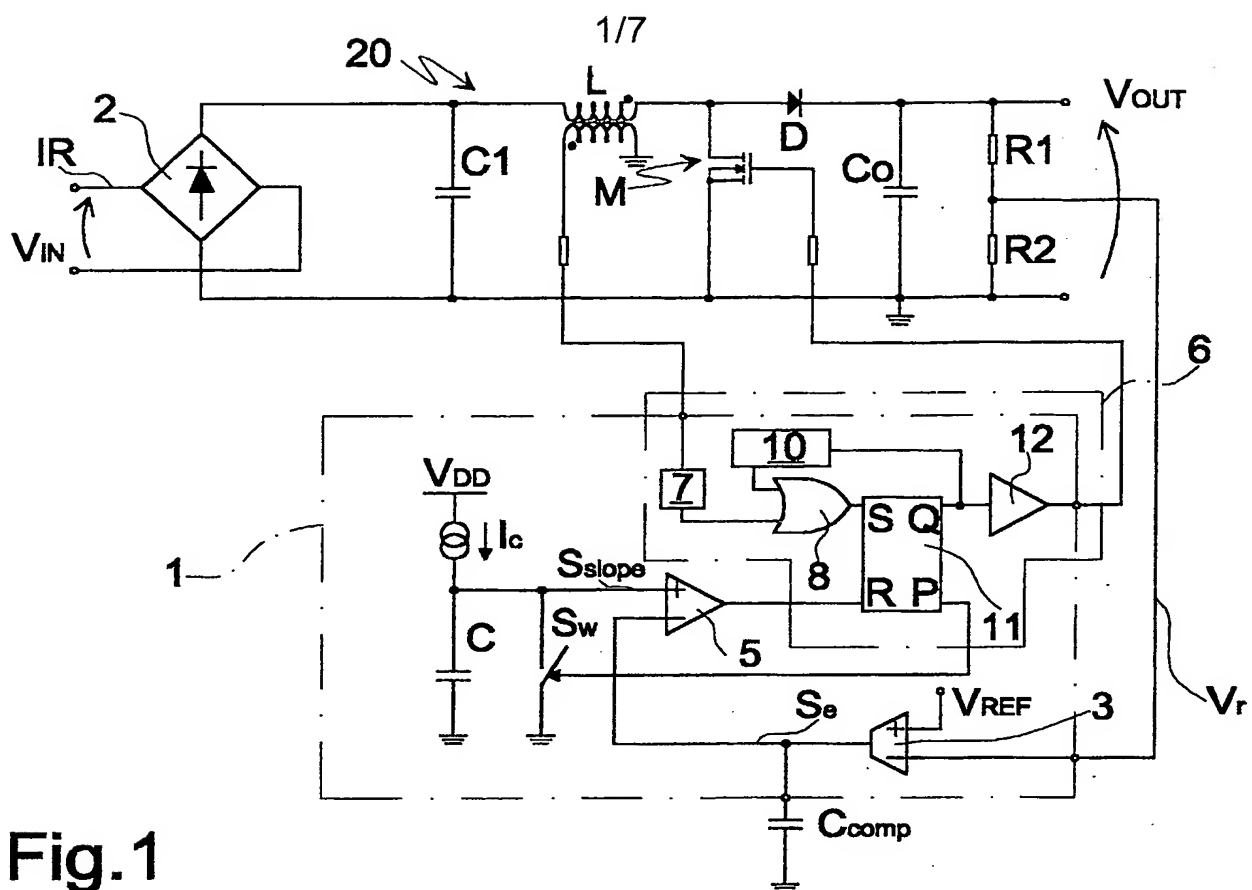


Fig.1

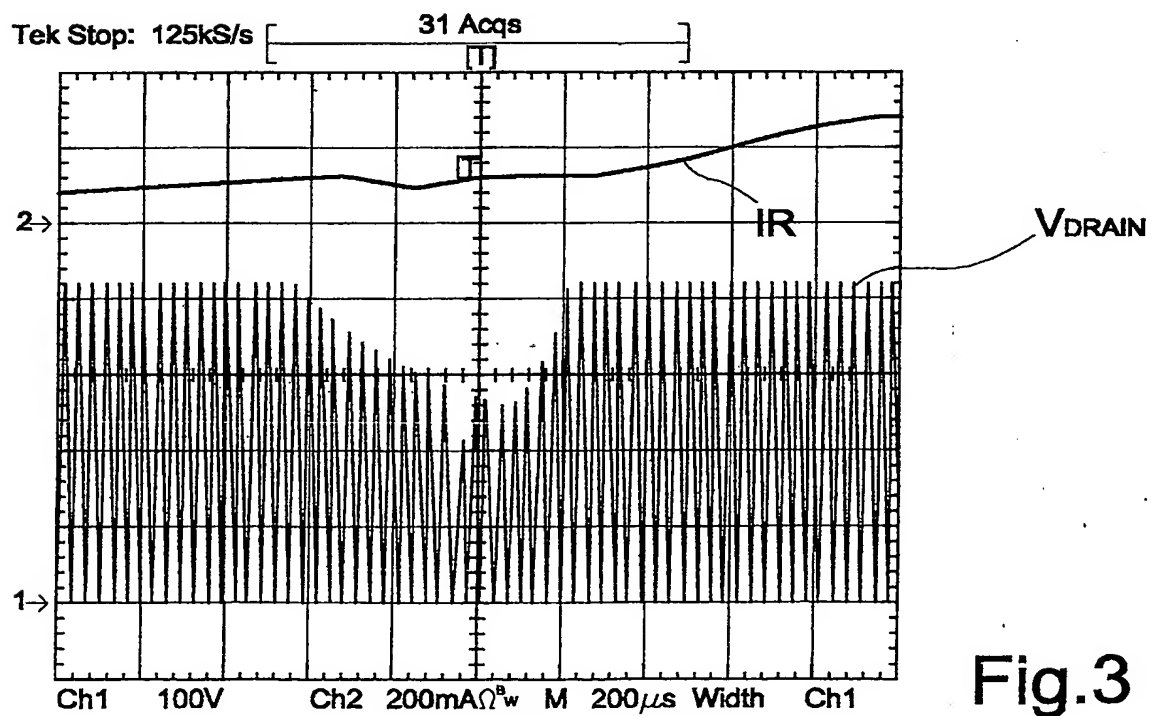


Fig.3

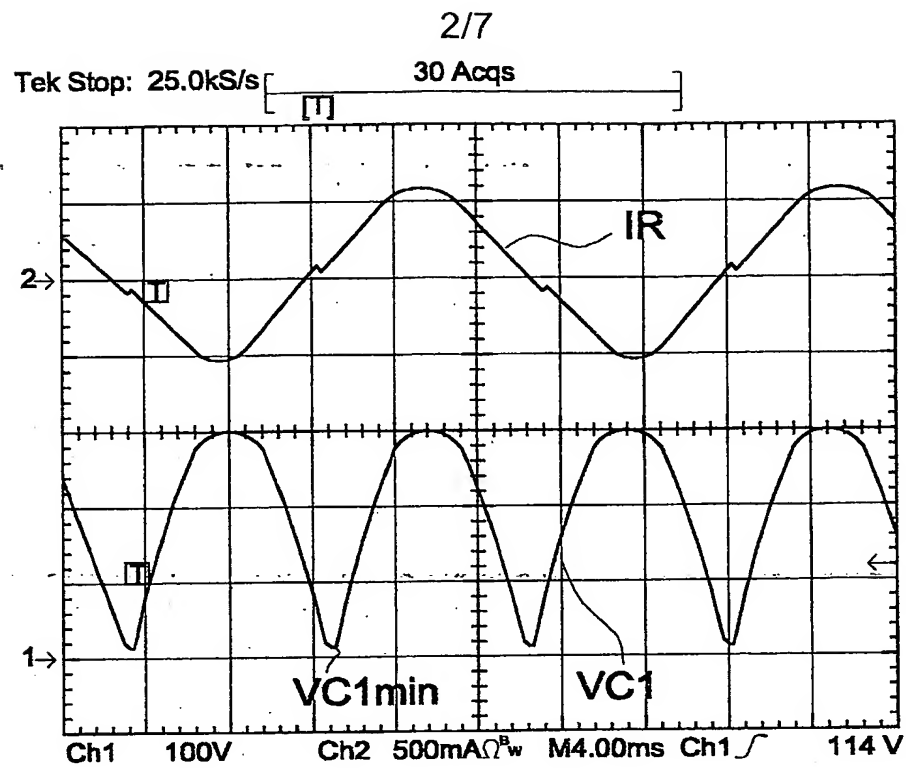


Fig.2a

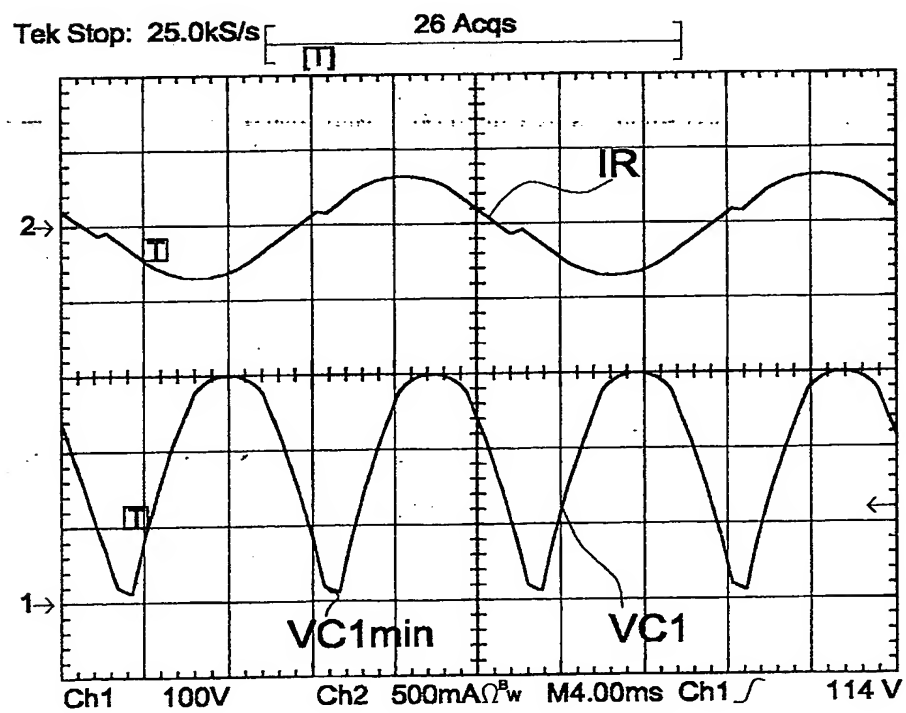


Fig.2b

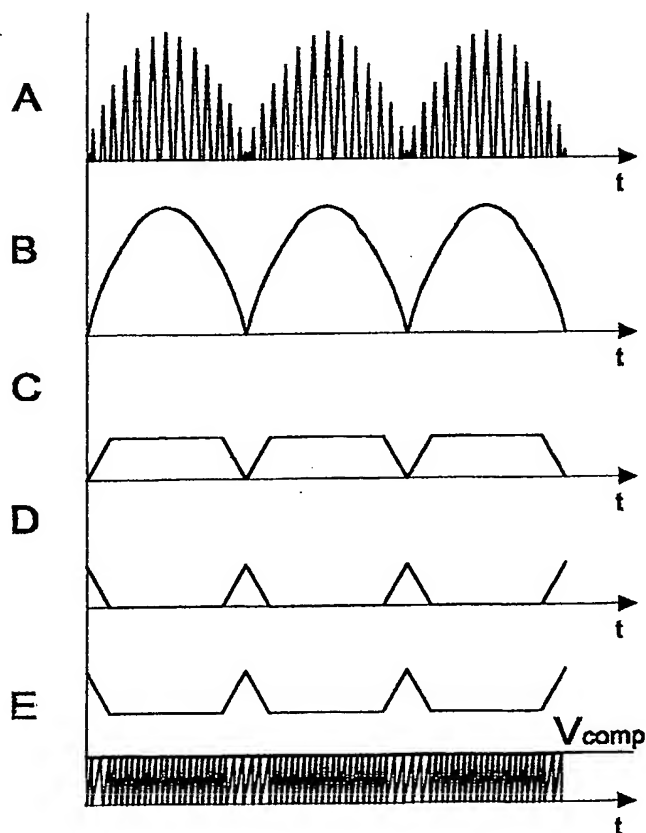
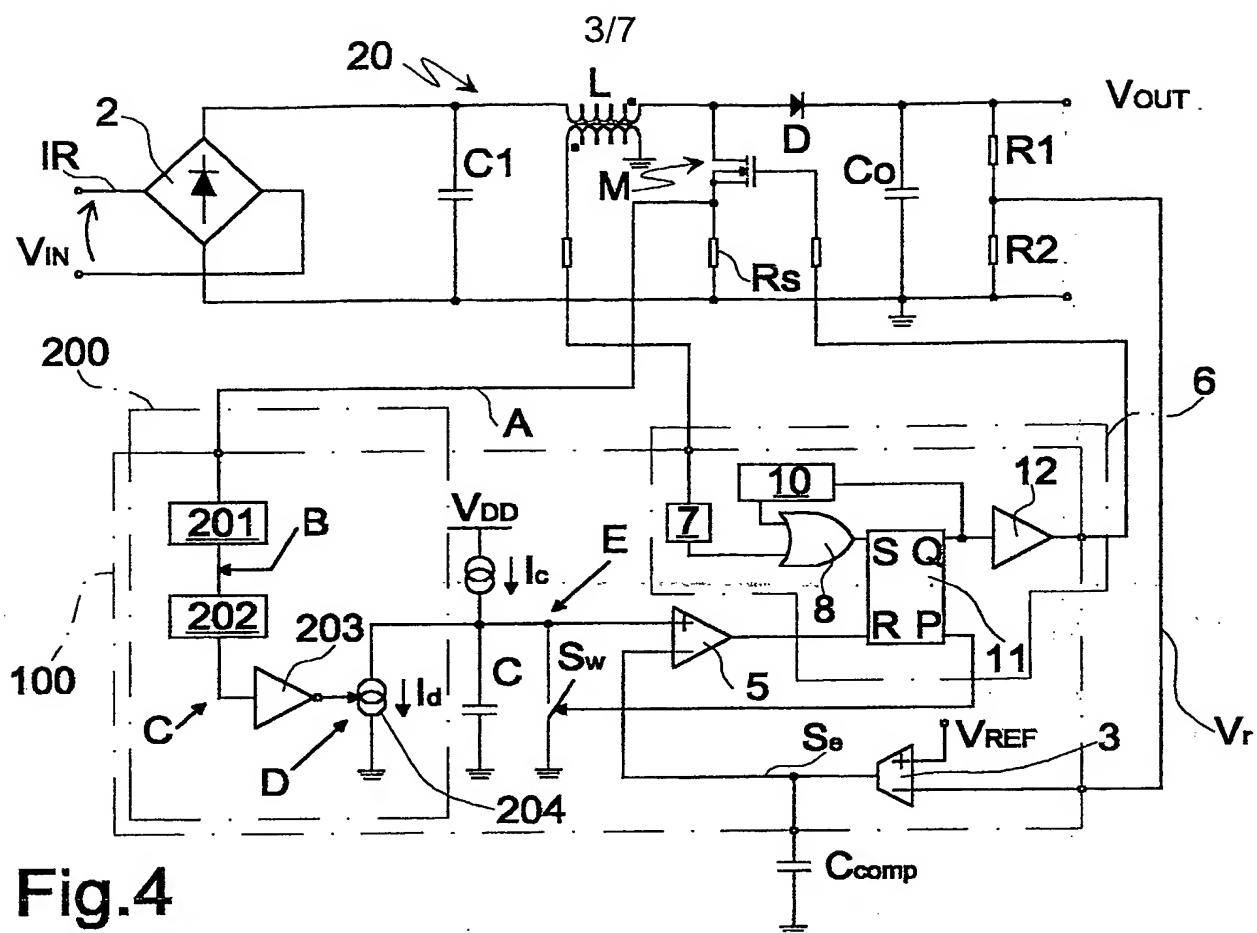


Fig.5a

Fig.5b

Fig.5c

Fig. 5d

Fig.5e

Fig.5f

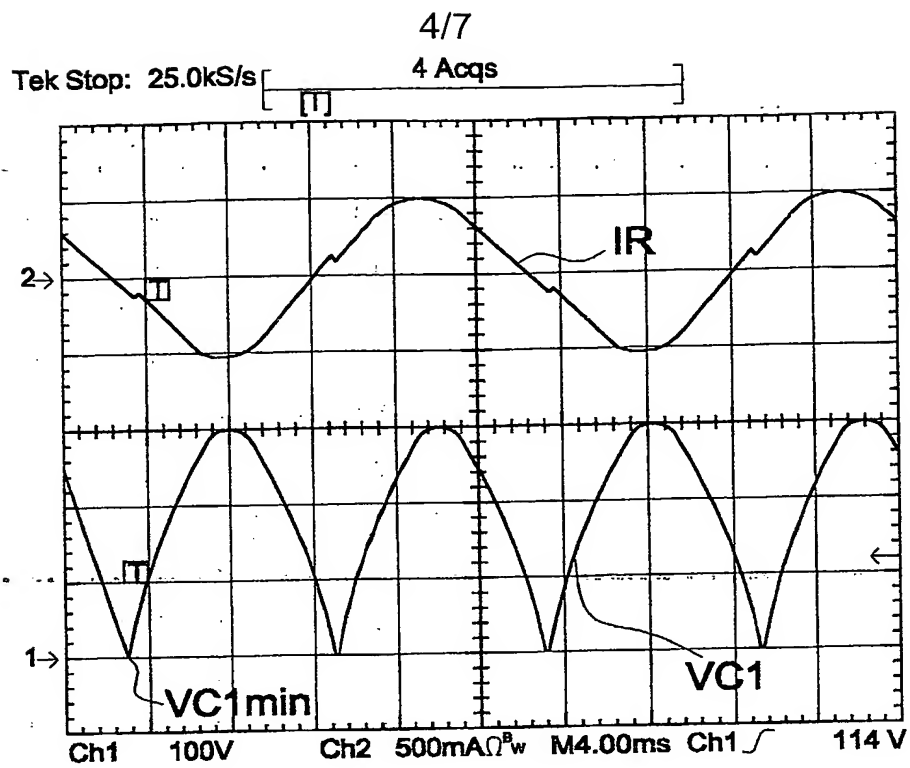


Fig.6a

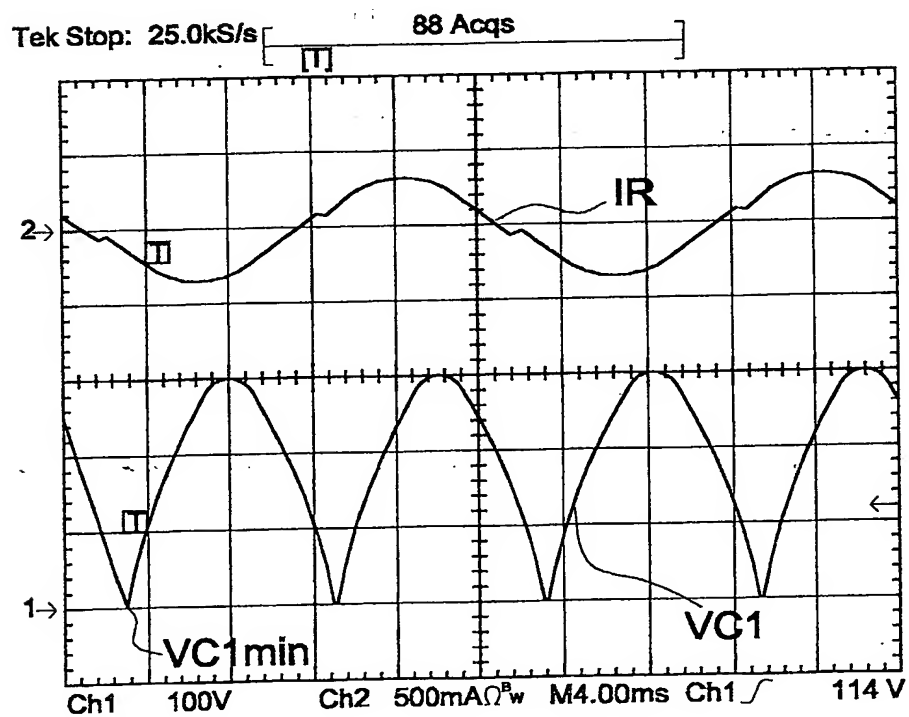


Fig.6b

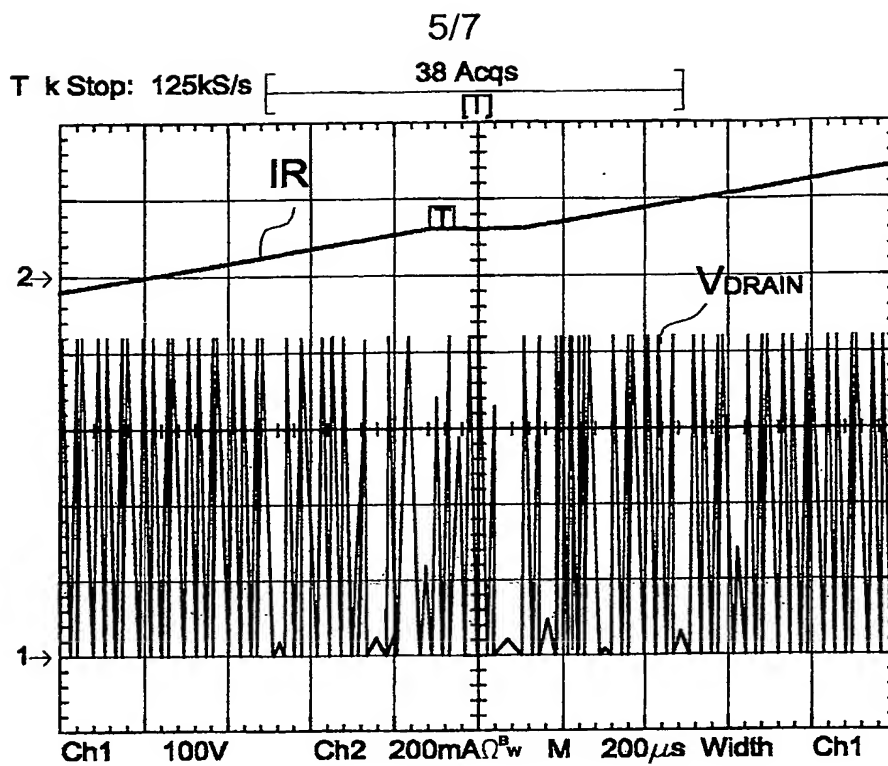


Fig.7

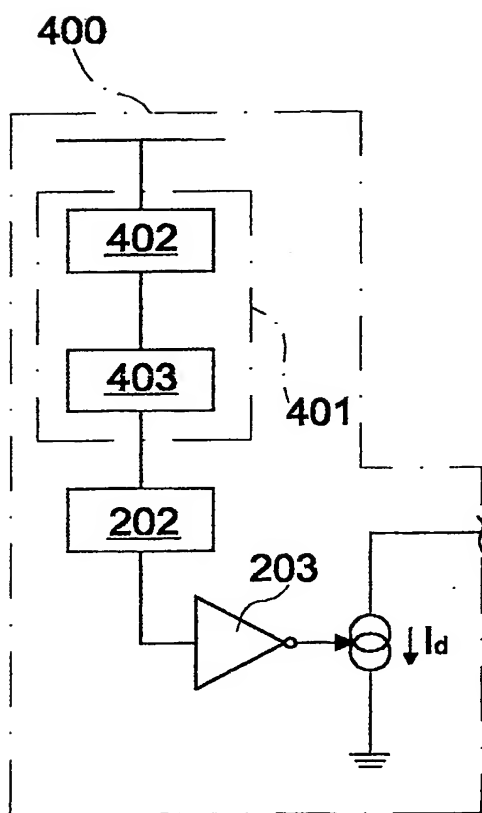


Fig.8

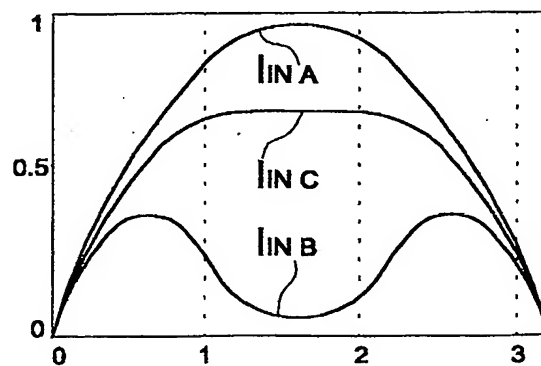


Fig.9

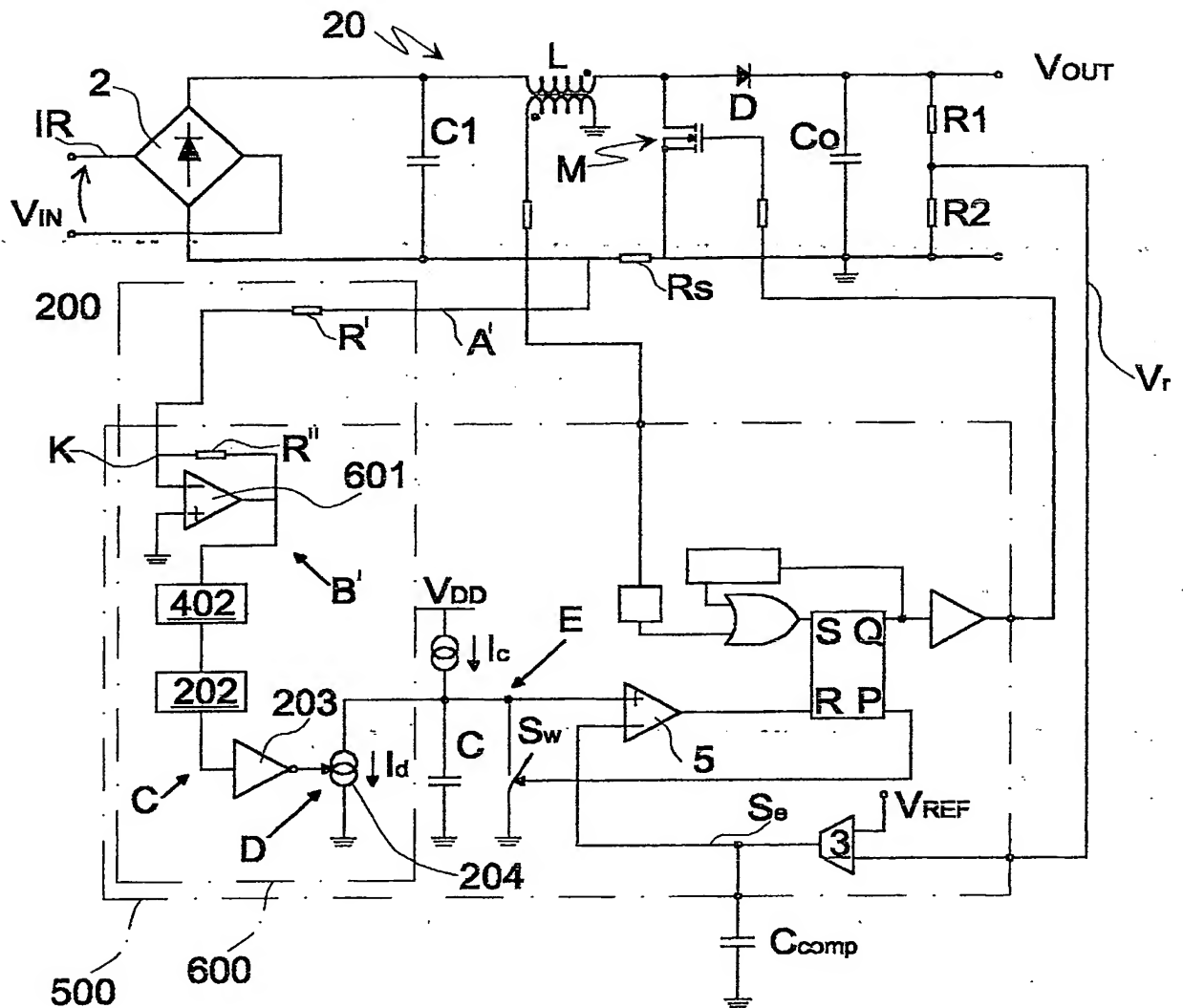


Fig.10



Fig.11a

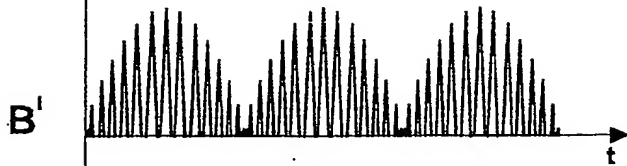


Fig11b

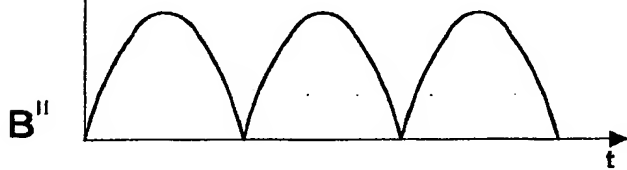


Fig.11c

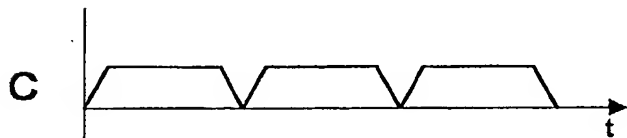


Fig.11d

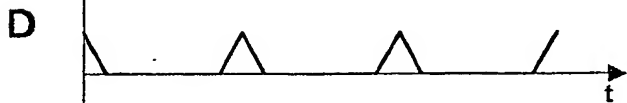


Fig.11e

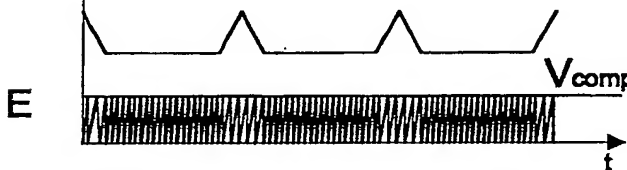


Fig.11f

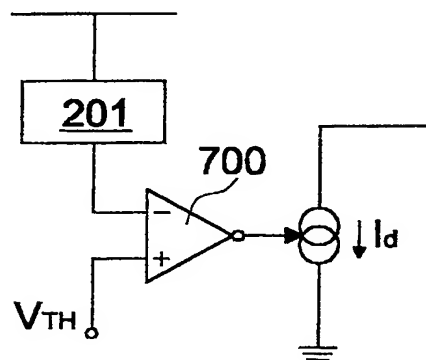


Fig.12

